

【特許請求の範囲】

【請求項 1】

二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成して出力する複数の画素と、

前記画素に接続され、前記撮像信号を転送する第 1 の転送線と、

前記第 1 の転送線で転送される前記撮像信号が出力される第 2 の転送線と、

前記二次元マトリクスの中から 1 つの画素列を選択し、前記第 1 の転送線で転送される前記撮像信号を前記第 2 の転送線に出力する列選択スイッチと、

前記第 1 の転送線で転送される前記撮像信号が入力されるゲートを有し、ドレイン端が電源電圧に接続され、ソース端が前記列選択スイッチに接続される列ソースフォロアと、

前記列ソースフォロアの前記ソース端側電位を所定電位に設定する電位設定手段と、を備え、

前記電位設定手段は、前記列ソースフォロアの前記ドレイン端側に供給される電源電圧を切り替える電圧切替部を含むことを特徴とする撮像素子。

【請求項 2】

前記画素は、

受光量に応じて光電変換を行い、電荷を蓄積する光電変換素子と、

前記蓄積される電荷を転送する第 1 の転送部と、

前記転送される電荷を電圧または電流信号へ変換する電荷変換部と、

前記電荷変換部を第 1 の電圧にリセットする画素リセット部と、

前記変換された信号を出力する信号出力部と、を備え、

前記撮像素子は、

前記第 1 の転送線と接続される転送容量と、

前記転送容量を第 2 の電圧にリセットする転送容量リセット部と、

前記第 1 の転送部をオフ状態にして、前記画素リセット部により前記電荷変換部をリセットした後、前記信号出力部を介して前記電荷変換部の信号を前記第 1 の転送線へ出力するときに、前記転送容量リセット部により前記転送容量をリセットするノイズ信号読み出し動作と、前記転送容量リセット部をオフ状態にして、前記第 1 の転送部をオン状態にして前記光電変換素子が蓄積した電荷を転送した後、前記信号出力部を介して、前記電荷変換部の信号を前記第 1 の転送線へ出力する光ノイズ和信号読み出し動作と、により前記第 1 の転送線から信号を出力させる駆動部と、

をさらに備えることを特徴とする請求項 1 に記載の撮像素子。

【請求項 3】

請求項 1 または 2 に記載の撮像素子を備えることを特徴とする撮像装置。

【請求項 4】

請求項 1 または 2 に記載の撮像素子を備えることを特徴とする内視鏡システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像素子、撮像装置および内視鏡システムに関する。

【背景技術】

【0002】

従来、CMOS (Complementary Metal - Oxide Semiconductor) イメージセンサを有する撮像装置では、画素ごとのトランジスタのばらつきによる固定パターンノイズと、単位画素内の電荷電圧変換部のリセットノイズとを除去するために、画素列毎にノイズ除去部を設けることが知られている (例えば、特許文献 1 及び特許文献 2 参照)。

【0003】

図 12 は、従来 of 撮像装置の構成を示す回路図である。この例では、撮像装置 500 が CMOS イメージセンサを有する場合を説明する。

10

20

30

40

50

【 0 0 0 4 】

撮像装置 5 0 0 は、例えば、内視鏡の先端部に配置され、受光部と読み出し部とを含む。受光部は、複数行複数列にわたって二次元マトリクス状に配置される複数の単位画素 5 3 0 と、二次元マトリクスの各列毎に設けられ、各単位画素 5 3 0 から出力される信号を転送する複数の垂直転送線 5 3 9 とから構成される。読み出し部は、垂直走査部（行選択回路）5 4 1 と、垂直走査部 5 4 1 からの駆動信号を各単位画素 5 3 0 に供給する画素駆動線 5 4 9 と、画素列毎に設けられるノイズ除去部 5 4 3 と、水平走査部（列選択回路）5 5 8 とから構成される。

【 0 0 0 5 】

各単位画素 5 3 0 は、入射光量に応じた信号電荷を蓄積する光電変換素子と、光電変換素子から転送される信号電荷を電圧変換する電荷変換部と、光電変換素子から信号電荷を電荷変換部に転送する転送トランジスタと、電荷変換部に転送された信号電荷をリセットするリセットトランジスタと、行選択トランジスタと、垂直転送線 5 3 9 に撮像信号を出力する出力トランジスタと、を備える。

10

【 0 0 0 6 】

読み出し部は、垂直走査部（行選択回路）5 4 1 により任意の行の行選択トランジスタをオン状態にして、撮像信号を垂直転送線 5 3 9 に読み出す。読み出された撮像信号は、ノイズ除去部 5 4 3 に入力され、ノイズ成分が除去される。その後、水平走査部 5 5 8 により画像情報として外部に出力される。

20

【 0 0 0 7 】

図 1 3 は、図 1 2 に示す撮像装置のノイズ除去部の構成を表す回路図である。ノイズ除去部 5 4 3 は、一端側が垂直転送線 5 3 9 に接続されたサンプルホールド用のトランジスタ 5 4 4 と、トランジスタ 5 4 4 の他端側に一端側が接続された結合コンデンサ（AC 結合容量）CC と、AC 結合容量 CC の他端側とグラウンドとの間に接続された電荷蓄積用コンデンサ（サンプル容量）CS と、AC 結合容量 CC とサンプル容量 CS との接続ノード SN に接続される電位クランプ用トランジスタ 5 4 5 と、を備える。なお、接続ノード SN は、列選択トランジスタを含む水平走査部 5 5 8 に接続される。

【 0 0 0 8 】

ノイズ除去部 5 4 3 は、まず、画素リセット時にサンプルホールド用のトランジスタ 5 4 4 をオン状態にして、AC 結合容量 CC により、垂直転送線 5 3 9 によって転送されたノイズ信号を伝達し、電位クランプ用トランジスタ 5 4 5 を所定期間オン状態にして、サンプル容量 CS にノイズ信号レベルをサンプルする。その後、撮像信号読み出し時に、再度、ノイズ信号を含む撮像信号（光ノイズ和信号）を AC 結合容量 CC により伝達する。画素リセット後における撮像信号の電圧変化分が伝達されるので、結果として、光ノイズ和信号からノイズ信号を差し引いた撮像信号を取り出すことができる。

30

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 特開 2 0 0 0 - 0 5 9 6 9 1 号公報

【 特許文献 2 】 特開 2 0 0 6 - 1 2 1 6 5 2 号公報

40

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

図 1 3 に示すノイズ除去部 5 4 3 は、画素列毎に AC 結合容量 CC とサンプル容量 CS の 2 つのコンデンサが必要となる。画素数が増加すると、コンデンサの大きさが制約となり、撮像装置の小型化が困難になる。さらに、信号レベルをサンプルする際に、AC 結合容量 CC とサンプル容量 CS の容量分割により、ゲインが低下し、S/N 比が悪化する。これを抑制するためには、AC 結合容量 CC を大きくする必要があり、そうすると小型化がさらに困難になる。

【 0 0 1 1 】

50

撮像装置の小型化のために、サンプル容量CSの容量を小さくすることが考えられる。CMOSイメージセンサでは、列選択トランジスタなどでリーク電流が発生し、水平転送線に読み出される撮像信号にノイズが重畳することがある。列選択トランジスタは1列ずつ画素行列を選択して、撮像信号を水平転送線に読み出すため、最初に読み出される列と最後に読み出される列では時間差が生じる。その時間差の間にリーク電流が蓄積されて撮像信号に重畳するため、水平方向に輝度ムラが生じるなどのいわゆるシェーディングが発生する。サンプル容量CSの容量が十分である場合には、リーク電流等によるノイズの影響を吸収することができるが、この容量を小さくすればするほど、撮像信号へのリーク電流等によるノイズの影響が大きくなり、画質が低下する。

【0012】

本発明は、上記に鑑みてなされたものであって、小型化を図りつつも画質が低下しない撮像素子、撮像装置および内視鏡システムを提供することを目的とする。

【課題を解決するための手段】

【0013】

上述した課題を解決し、目的を達成するために、本発明による撮像素子は、二次元マトリクス状に配置され、外部から光を受光し、受光量に応じた撮像信号を生成して出力する複数の画素と、前記画素に接続され、前記撮像信号を転送する第1の転送線と、前記第1の転送線で転送される撮像信号が出力される第2の転送線と、前記二次元マトリクスの中から1つの画素列を選択し、前記第1の転送線で転送される撮像信号を前記第2の転送線に出力する列選択スイッチと、前記第1の転送線で転送される撮像信号が入力されるゲートを有し、ドレイン端が電源電圧に接続され、ソース端が前記列選択スイッチに接続される列ソースフォロアと、前記列ソースフォロアの前記ソース端側電位を所定電位に設定する電位設定手段と、備えることを特徴とする。

【0014】

また、本発明に係る撮像素子は、上記発明において、前記画素が、受光量に応じて光電変換を行い、電荷を蓄積する光電変換素子と、前記蓄積される電荷を転送する第1の転送部と、前記転送される電荷を電圧または電流信号へ変換する電荷変換部と、前記電荷変換部を第1の電圧にリセットする画素リセット部と、前記変換された信号を出力する信号出力部と、を備え、前記撮像素子が、前記第1の転送線と接続される転送容量と、前記転送容量を第2の電圧にリセットする転送容量リセット部と、前記第1の転送部をオフ状態にして、前記画素リセット部により前記電荷変換部をリセットした後、前記信号出力部を介して前記電荷変換部の信号を前記第1の転送線へ出力するときに、前記転送容量リセット部により前記転送容量をリセットするノイズ信号読み出し動作と、前記転送容量リセット部をオフ状態にして、前記第1の転送部をオン状態にして前記光電変換素子が蓄積した電荷を転送した後、前記信号出力部を介して、前記電荷変換部の信号を前記第1の転送線へ出力する光ノイズ和信号読み出し動作と、により前記第1の転送線から信号を出力させる駆動部と、をさらに備えることを特徴とする。

【0015】

また、本発明に係る撮像素子は、上記発明において、前記電位設定手段が、前記列選択スイッチがオンする前に、前記列ソースフォロアの前記ソース端側電位を所定電位に設定することを特徴とする。

【0016】

また、本発明に係る撮像素子は、上記発明において、前記電位設定手段が、自身を流れる電流によって、前記列ソースフォロアの前記ソース端側電位を所定電位に設定することを特徴とする。

【0017】

また、本発明に係る撮像素子は、上記発明において、前記電位設定手段が、MOSトランジスタを含むことを特徴とする。

【0018】

また、本発明に係る撮像素子は、上記発明において、前記電位設定手段が、抵抗を含む

10

20

30

40

50

ことを特徴とする。

【0019】

また、本発明に係る撮像素子は、上記発明において、前記電位設定手段が、前記列ソースフォロアの前記ドレイン端側に供給される電源電圧を切り替える電圧切替部を含むことを特徴とする。

【0020】

本発明に係る撮像装置は、上記発明における撮像素子を備えることを特徴とする。

【0021】

本発明に係る内視鏡システムは、上記発明における撮像素子を備えることを特徴とする。

10

【発明の効果】

【0022】

本発明によれば、小型化を図りつつも画質が低下しない撮像素子、撮像装置および内視鏡システムを提供することができる。

【図面の簡単な説明】

【0023】

【図1】図1は、本発明の実施の形態1による内視鏡システムの全体構成を模式的に示す図である。

【図2】図2は、本発明の実施の形態1による内視鏡システムの要部の機能を表すブロック図である。

20

【図3】図3は、図2に示す第1チップの詳細を示すブロック図である。

【図4】図4は、実施の形態1による内視鏡システムの第1チップの構成を示す回路図である。

【図5】図5は、実施の形態1による内視鏡システムの基準電圧生成部の構成を示す回路図である。

【図6A】図6Aは、実施の形態1による電圧設定部の第1の他の例を示す回路図である。

【図6B】図6Bは、実施の形態1による電圧設定部の第2の他の例を示す回路図である。

【図6C】図6Cは、実施の形態1による電圧設定部の第3の他の例を示す回路図である。

30

【図7】図7は、実施の形態1による撮像部の駆動信号を示すタイミングチャートの一例を示す図である。

【図8】図8は、実施の形態2による内視鏡システムの第1チップの構成を示す回路図である。

【図9】図9は、実施の形態2による電圧設定部の他の例を示す回路図である。

【図10】図10は、実施の形態2による撮像装置の駆動信号を示すタイミングチャートの一例を示す図である。

【図11】図11は、実施の形態2による撮像装置の駆動信号を示すタイミングチャートの他の例を示す図である。

40

【図12】図12は、従来の撮像装置の構成を示す回路図である。

【図13】図13は、図12に示す撮像装置のノイズ除去部の構成を表す回路図である。

【発明を実施するための形態】

【0024】

以下の説明では、本発明を実施するための形態（以下、「実施の形態」という）として、撮像装置を備えた内視鏡システムについて説明する。また、この実施の形態により、この発明が限定されるものではない。さらに、図面の記載において、同一部分には同一の符号を付している。さらにまた、図面は、模式的なものであり、各部材の厚みと幅との関係、各部材の比率等は、現実と異なることに留意する必要がある。また、図面の相互間においても、互いの寸法や比率が異なる部分が含まれている。

50

【 0 0 2 5 】

(実施の形態 1)

図 1 は、本発明の実施の形態 1 による内視鏡システムの全体構成を模式的に示す図である。同図に示す内視鏡システム 1 は、内視鏡 2 と、伝送ケーブル 3 と、コネクタ部 5 と、プロセッサ (制御装置) 6 と、表示装置 7 と、光源装置 8 と、を備える。内視鏡 2 は、伝送ケーブル 3 の一部である挿入部を被検体の体腔内に挿入することによって被検体の体内画像を撮像して撮像信号を出力する。伝送ケーブル 3 は、内視鏡 2 とコネクタ部 5 を接続する。コネクタ部 5 は、内視鏡 2、プロセッサ 6 及び光源装置 8 に接続され、接続された内視鏡 2 が出力する撮像信号に所定の信号処理を施すとともに、撮像信号をアナログデジタル変換 (A/D 変換) して画像信号として出力する。プロセッサ 6 は、コネクタ部 5 から出力される画像信号に所定の画像処理を施すとともに、内視鏡システム 1 全体を制御する。表示装置 7 は、プロセッサ 6 が処理を施した画像信号を表示する。光源装置 8 は、例えば、白色 LED を用いて構成される。光源装置 8 が点灯するパルス状の白色光は、コネクタ部 5、伝送ケーブル 3 を経由して内視鏡 2 の挿入部の先端側から被写体へ向けて照射する照明光となる。

10

【 0 0 2 6 】

内視鏡 2 は、伝送ケーブル 3 の一端側であり、被検体の体腔内に挿入される挿入部の先端側に、体内画像の撮像を行う撮像部 (撮像装置) 20 が設けられ、挿入部の基端側に、内視鏡 2 に対する各種操作を受け付ける操作部 4 が接続される。撮像部 20 は、伝送ケーブル 3 により、操作部 4 を介して、コネクタ部 5 に接続される。撮像部 20 が撮像した画像の撮像信号は、例えば、数 m の長さを有する伝送ケーブル 3 を通り、コネクタ部 5 に出力される。

20

【 0 0 2 7 】

図 2 は、本発明の実施の形態 1 による内視鏡システムの要部の機能を表すブロック図である。図 2 を参照して、内視鏡システム 1 の各構成の詳細及び内視鏡システム 1 内の電気信号の経路を説明する。

【 0 0 2 8 】

撮像部 20 は、受光部 23 を有する第 1 チップ 21 と、バッファ 27 を有する第 2 チップ 22 とを含む。第 1 チップ 21 と第 2 チップ 22 は相対して貼り合わされ、チップ間は、チップの周縁部に配置されるパッド、またはチップ間を貫通するビア等により接続される。なお、第 1 チップ 21 と第 2 チップ 22 は、双方の主面が平行になるように配置するものに限らず、周囲の構造により、横に並べて配置したり、一方の主面に対して他方の主面が垂直になるように配置したりしてもよい。

30

【 0 0 2 9 】

撮像部 20 の第 1 チップ 21 は、多数の単位画素が行列方向に二次元マトリクス状に配置される受光部 23 と、受光部 23 で光電変換された撮像信号を読み出す読み出し部 24 と、コネクタ部 5 から送出される基準クロック信号及び同期信号に基づきタイミング信号を生成して読み出し部 24 に供給するタイミング生成部 25 と、撮像信号を第 2 チップ 22 に出力するバッファ (マルチプレクサ) 26 と、を含む。なお、第 1 チップ 21 のより詳細な構成については、図 3 を参照して後に詳述する。

40

【 0 0 3 0 】

撮像部 20 の第 2 チップ 22 は、伝送ケーブル 3 及びコネクタ部 5 を介して、第 1 チップ 21 から出力される撮像信号の交流成分のみをプロセッサ 6 へ送信する送信部として機能するバッファ 27 を含む。なお、第 1 チップ 21 と第 2 チップ 22 に搭載される回路の組み合わせは設計の都合に合わせて適宜変更可能である。

【 0 0 3 1 】

また、撮像部 20 は、伝送ケーブル 3 を介して、プロセッサ 6 内の電源部 61 で生成された電源電圧 (VDD) をグラウンド (VSS) とともに受け取る。撮像部 20 に供給された電源電圧 (VDD) とグラウンド (VSS) の間には、電源安定用のコンデンサ C1 が設けられる。

50

【 0 0 3 2 】

コネクタ部 5 は、アナログ・フロント・エンド (A F E) 部 5 1 と撮像信号処理部 5 2 とを含む。コネクタ部 5 は、内視鏡 2 (撮像部 2 0) とプロセッサ 6 とを電氣的に接続し、電気信号を中継する中継処理部として機能する。コネクタ部 5 と撮像部 2 0 とは伝送ケーブル 3 で接続され、コネクタ部 5 とプロセッサ 6 とは、例えば、コイルケーブルにより接続される。また、コネクタ部 5 は、光源装置 8 にも接続されている。

【 0 0 3 3 】

A F E 部 5 1 は、撮像部 2 0 から伝送される撮像信号を受信し、抵抗などの受動素子でインピーダンスマッチングを行った後、コンデンサで交流成分を取り出し、分圧抵抗で動作点を決定する。その後、A F E 部 5 1 は、アナログ撮像信号を、アナログデジタル (A / D) 変換して、デジタル撮像信号として、撮像信号処理部 5 2 に送出する。

10

【 0 0 3 4 】

撮像信号処理部 5 2 は、例えば、F P G A (F i e l d P r o g r a m m a b l e G a t e A r r a y) により構成され、内視鏡 2 の各構成部の動作の基準となる基準クロック信号 (例えば、27MHz のクロック) 及び各フレームのスタート位置を表す同期信号を生成して、タイミング生成部 2 5 に供給するとともに、A F E 部 5 1 から入力されるデジタル撮像信号に対してノイズ除去等の所定の信号処理を行う。

【 0 0 3 5 】

プロセッサ 6 は、電源部 6 1 と画像信号処理部 6 2 とを含んで構成され、内視鏡システム 1 の全体を制御する制御装置である。電源部 6 1 は、電源電圧 (V D D) を生成し、この生成した電源電圧をグラウンド (V S S) とともに、コネクタ部 5 及び伝送ケーブル 3 を介して、撮像部 2 0 に供給する。画像信号処理部 6 2 は、撮像信号処理部 5 2 でノイズ除去等の信号処理が施されたデジタル撮像信号に対して、所定の画像処理を行い、画像信号として、表示装置 7 に出力する。

20

【 0 0 3 6 】

表示装置 7 は画像信号に基づき、撮像部 2 0 が撮像した画像を表示する。画像信号処理部 6 2 における画像処理は、例えば、同時化処理、ホワイトバランス (W B) 調整処理、ゲイン調整処理、ガンマ補正処理、デジタルアナログ (D / A) 変換処理、フォーマット変換処理等である。

【 0 0 3 7 】

図 3 は、図 2 に示す第 1 チップの詳細な構成を示すブロック図である。図 4 は、実施の形態 1 による内視鏡システムの第 1 チップの構成を示す回路図である。第 1 チップ 2 1 には、例えば、受光部 2 3 と、読み出し部 (駆動部) 2 4 と、タイミング生成部 2 5 と、マルチプレクサ 2 6 とが搭載される。受光部 2 3 の詳細については、図 4 を参照して後述する。なお、タイミング生成部 2 5 の前段、すなわち、タイミング生成部 2 5 の入力とプロセッサ 6 間には、ヒステリシス回路 2 8 が設けられている。ヒステリシス回路 2 8 は、伝送ケーブル 3 により長距離伝送された基準クロック信号及び同期信号の波形整形を行う。ヒステリシス回路 2 8 で波形整形された基準クロック信号及び同期信号は、タイミング生成部 2 5 に入力される。

30

【 0 0 3 8 】

タイミング生成部 2 5 は、ヒステリシス回路 2 8 で整形された基準クロック信号及び同期信号に基づき、各種駆動信号 (T 1 、 T 2 、 R 、 X 、 V C L 、 H C L R 、 H C L K 、 M U X S E L 、 V S H) を生成し、垂直走査部 2 4 1 、ノイズ除去部 2 4 3 、水平走査部 2 4 5 、マルチプレクサ 2 6 、及び基準電圧生成部 2 4 6 に供給する。

40

【 0 0 3 9 】

読み出し部 2 4 は、垂直走査部 (行選択回路) 2 4 1 と、定電流源 2 4 2 と、ノイズ除去部 2 4 3 と、列ソースフォロアバッファ (トランジスタ) 2 4 4 と、水平走査部 (列選択回路) 2 4 5 と、基準電圧生成部 2 4 6 と、電圧設定 (電位設定) 部 2 4 7 と、を含む。

【 0 0 4 0 】

50

垂直走査部 241 は、タイミング生成部 25 から供給される駆動信号 (T、 R、 X) に基づき、受光部 23 の選択された行 $\langle N \rangle$ ($N = 0, 1, 2, \dots, n - 1, n$) に行選択パルス $T1 \langle N \rangle$ 、 $T2 \langle N \rangle$ 、 $R \langle N \rangle$ 及び $X \langle N \rangle$ を印加して、受光部 23 の各单位画素 230 を定電流源 242 で駆動し、撮像信号及び画素リセット時のノイズ信号を垂直転送線 239 に転送し、ノイズ除去部 243 に出力する。

【0041】

ノイズ除去部 243 は、各单位画素 230 ごときの出力ばらつきと、画素リセット時のノイズ信号とを除去し、各单位画素 230 で光電変換された撮像信号を列ソースフォロアバッファ 244 に出力する。なお、ノイズ除去部 243 の詳細は、図 4 を参照して後述する。

10

【0042】

水平走査部 245 は、タイミング生成部 25 から供給される駆動信号 (HCLK) に基づき、受光部 23 の選択された列 $\langle M \rangle$ ($M = 0, 1, 2, \dots, m - 1, m$) に列選択パルス $HCLK \langle M \rangle$ を印加し、各单位画素 230 で光電変換された撮像信号を列ソースフォロアバッファ 244 を介して、水平転送線 258 に転送し、マルチプレクサ 26 に出力する。

【0043】

マルチプレクサ 26 は、タイミング生成部 25 から供給される駆動信号 (MUXSEL) により駆動され、水平転送線 258 を通じて入力される撮像信号と基準電圧生成部 246 で生成される基準電圧 V_{ref} (定電圧信号) とを交互に、出力部 (アンプ) 31 を介して、第 2 チップ 22 に出力する。ここで出力される基準電圧 V_{ref} は、コネクタ部 5 の撮像信号処理部 52 等において、撮像信号伝送時の伝送ケーブル 3 で重畳される同相ノイズ除去のために利用される。なお、必要に応じて、マルチプレクサ 26 の入力側にゲイン調整のためのアンプを設けてもよい。

20

【0044】

第 1 チップ 21 の受光部 23 には、多数の各单位画素 230 が二次元マトリクス状に配列される。各单位画素 230 は、光電変換素子 231 及び 232 と、電荷変換部 233 と、転送トランジスタ (第 1 の転送部) 234 及び 235 と、画素リセット部 (トランジスタ) 236 と、画素ソースフォロアトランジスタ 237 及び画素出力スイッチ (信号出力部) 238 と、を含む。なお、本明細書では、1 又は複数の光電変換素子と、それぞれの光電変換素子から信号電荷を電荷変換部 233 に転送するための転送トランジスタとを単位セルと呼ぶ。すなわち、単位セルには 1 又は複数の光電変換素子と転送トランジスタの組が含まれ、各单位画素 230 には、1 つの単位セルが含まれる。

30

【0045】

光電変換素子 231 及び 232 は、入射光をその光量に応じた信号電荷量に光電変換して蓄積する。光電変換素子 231 及び 232 のカソード側は、それぞれ転送トランジスタ 234 及び 235 の一端側に接続され、アノード側はグラウンド V_{SS} に接続される。電荷変換部 233 は、浮遊拡散容量 (FD) からなり、光電変換素子 231 及び 232 で蓄積された電荷を電圧に変換する。

40

【0046】

転送トランジスタ 234 及び 235 は、それぞれ光電変換素子 231 及び 232 から電荷変換部 233 に電荷を転送する。転送トランジスタ 234 及び 235 のそれぞれのゲートには、パルス状の駆動信号 (行選択パルス) $T1$ 及び $T2$ が供給される信号線が接続され、他端側は電荷変換部 233 に接続される。垂直走査部 241 から信号線を介してパルス状の駆動信号 $T1$ 及び $T2$ が供給されると、転送トランジスタ 234 及び 235 がオン状態となり、光電変換素子 231 及び 232 から電荷変換部 233 に信号電荷が転送される。

【0047】

画素リセット部 (トランジスタ) 236 は、電荷変換部 233 を所定電位にリセットする。画素リセット部 236 は、一端側が電源電圧 V_{DD} に接続され、他端側が電荷変換部

50

233に接続され、ゲートにはパルス状の駆動信号 Rが供給される信号線が接続される。垂直走査部241から信号線を介してパルス状の駆動信号 Rが供給されると、画素リセット部236がオン状態となり、電荷変換部233に蓄積された信号電荷が放出されて、電荷変換部233が所定電位にリセットされる。

【0048】

画素ソースフォロアトランジスタ237は、一端側が電源電圧VDDに接続され、他端側が画素出力スイッチ238の一端側に接続される。ゲートには電荷変換部233で電圧変換された信号（撮像信号又はリセット時の信号）が入力される。画素出力スイッチ238は、電荷変換部233で電圧変換された信号を垂直転送線239に出力する。画素出力スイッチ238の他端側は垂直転送線239に接続され、ゲートには、パルス状の駆動信号 Xが供給される信号線が接続される。画素出力スイッチ238のゲートに垂直走査部241から画素駆動線を介してパルス状の駆動信号 Xが供給されると、画素出力スイッチ238がオン状態となり、撮像信号又はリセット時の信号が垂直転送線239に転送される。

10

【0049】

定電流源242は、一端側が垂直転送線239に接続され、他端側がグラウンドVSSに接続され、ゲートにはバイアス電圧Vbias1が印加される。単位画素230を定電流源242で駆動し、単位画素230の出力を垂直転送線239へ読み出す。垂直転送線239へ読み出された信号は、ノイズ除去部243に入力される。

【0050】

ノイズ除去部243は、転送容量（AC結合コンデンサ）252と、クランプスイッチ（トランジスタ）253と、を含む。転送容量252は、一端側が垂直転送線239に接続され、他端側が列ソースフォロアトランジスタ244に接続される。クランプスイッチ253は、一端側が基準電圧生成部246からクランプ電圧Vclpが供給される信号線に接続される。クランプスイッチ253の他端側は、転送容量252と列ソースフォロアトランジスタ244間に接続され、ゲートには、タイミング生成部25から駆動信号 VCLが入力される。ノイズ除去部243に入力される撮像信号はノイズ成分を含んだ光ノイズ和信号である。

20

【0051】

タイミング生成部25から、駆動信号 VCLがクランプスイッチ253のゲートに入力されると、クランプスイッチ253がオン状態となり、転送容量252は、基準電圧生成部246から供給されるクランプ電圧Vclpによりリセットされる。ノイズ除去部243でノイズ除去された撮像信号は、列ソースフォロアトランジスタ244のゲートに入力される。

30

【0052】

ノイズ除去部243は、サンプリング用のコンデンサ（サンプリング容量）を必要としないため、転送容量（AC結合コンデンサ）252の容量は、列ソースフォロアトランジスタ244の入力容量に対する十分な容量であればよい。加えて、ノイズ除去部243は、サンプリング容量の無い分、第1チップ21における占有面積を小さくすることができる。

40

【0053】

列ソースフォロアトランジスタ244の一端（ドレイン）側は、電源電圧VDDに接続され、他端（ソース）側は列選択スイッチ（第2の転送部）254の一端側に接続され、ゲートにはノイズ除去部243でノイズ除去された撮像信号が入力される。また、列ソースフォロアトランジスタ244の他端（ソース）側には、電圧設定部247が接続される。

【0054】

電圧設定部247は、列ソースフォロアトランジスタ244の他端（ソース）側の電位（電圧）を所定電位に設定する。電圧設定部247は、各画素列の列ソースフォロアトランジスタ244に対して設けられるので、各列の列ソースフォロアトランジスタ244の

50

他端（ソース）側の電圧（ソース電圧）を所定電圧に揃えることができる。

【 0 0 5 5 】

図 4 に示す例では、電圧設定部 2 4 7 として M O S トランジスタで構成される電流発生部（電流源）4 7 0 を、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側に接続する。電圧設定部 2 4 7 が列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側に所定電流を流すことにより、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する。なお、電流発生部 4 7 0 は、M O S トランジスタの代わりに抵抗を用いて構成してもよいし、その他の定電流源を用いて構成してもよい。

【 0 0 5 6 】

電流発生部 4 7 0 は、撮像部 2 0 の駆動時は常に列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側に所定電流を流しており、これにより列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）は、常に所定電位に設定されている。なお、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する期間は、常時ではなく、光電変換素子 2 3 1 で光電変換された電荷を読み出す期間中のみとしたり、光電変換素子 2 3 1 で光電変換された電荷を読み出す期間の前後もしくは後のみとしたりすることも可能である。このように、必要な期間のみ電流を流すようにすることで消費電力を減らすことが可能である。なお、電圧設定部 2 4 7 が列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する期間を制御する場合には、例えば、後述する図 7 に示す駆動信号 L S W が H i g h の時だけ電圧設定部 2 4 7 が動作するようなスイッチ等を設ける。

【 0 0 5 7 】

また、設計上想定されるリーク電流はピコアンペアレベルであり、これに対して、電流発生部 4 7 0 によりナノアンペアレベルの所定電流を列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側に流す。リーク電流とは桁違いに大きな電流を流すことにより、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧が、リーク電流による変動の影響を受けなくなるため、シェーディング等の発生を防止することができる。

【 0 0 5 8 】

列選択スイッチ 2 5 4 の一端側は、列ソースフォロアトランジスタ 2 4 4 の他端側に接続され、他端側は水平転送線（第 2 の転送線）2 5 8 に接続される。列選択スイッチ 2 5 4 のゲートには、水平走査部 2 4 5 から駆動信号 H C L K < M > を供給するための駆動線が接続される。列 < M > の列選択スイッチ 2 5 4 のゲートに水平走査部 2 4 5 から駆動信号 H C L K < M > が供給されると、列選択スイッチ 2 5 4 がオン状態となり、列 < M > の垂直転送線 2 3 9 の信号（ノイズ除去部 2 4 3 でノイズ除去された撮像信号）が水平転送線 2 5 8 に転送される。

【 0 0 5 9 】

定電流源 2 5 7 は、一端側が水平転送線 2 5 8 に接続され、他端側がグラウンド V S S に接続され、ゲートにはバイアス電圧 V b i a s 2 が印加される。定電流源 2 5 7 は列ソースフォロアトランジスタ 2 4 4 を駆動し、撮像信号を垂直転送線 2 3 9 から水平転送線 2 5 8 へ読み出す。水平転送線 2 5 8 へ読み出された信号は、サンプルホールド部 2 5 5 に入力される。

【 0 0 6 0 】

水平リセットトランジスタ 2 5 6 の一端側は水平リセット電圧 V c l r に接続され、他端側は水平転送線 2 5 8 に接続される。水平リセットトランジスタ 2 5 6 のゲートには、タイミング生成部 2 5 から駆動信号 H C L R が入力される。タイミング生成部 2 5 から駆動信号 H C L R が水平リセットトランジスタ 2 5 6 のゲートに入力されると、水平リセットトランジスタ 2 5 6 がオン状態となり、水平転送線 2 5 8 がリセットされる。

【 0 0 6 1 】

サンプルホールド部 2 5 5 は、バッファ 2 6 1 と、サンプルホールドスイッチ（トランジスタ）2 6 2 と、サンプル容量（コンデンサ）2 6 3 と、オペアンプ 2 6 4 と、を含む

10

20

30

40

50

。バッファ 261 の入力側には、水平転送線 258 が接続され、該水平転送線 258 を介して、撮像信号と水平リセット時のノイズ信号とがバッファ 261 に入力される。バッファ 261 の出力は、サンプルホールドスイッチ 262 の一端側に接続される。サンプルホールドスイッチ 262 の他端側は、オペアンプ 264 の入力側に接続される。サンプル容量 263 の一端側は、サンプルホールドスイッチ 262 の他端側とオペアンプ 264 の入力側とに接続され、他端側はグラウンド VSS に接続される。オペアンプ 264 の出力は、オペアンプ 264 に反転入力端子に接続されるとともに、マルチプレクサ 26 の入力側に接続される。サンプルホールド部 255 は、サンプルホールドスイッチ 262 がオフ状態になる直前の電圧をサンプル容量 263 に保持し、サンプルホールドスイッチ 262 がオフ状態になっている間は、サンプル容量 263 に保持した電圧を出力する。

10

【0062】

実施の形態 1 では、垂直転送線 239 からのノイズ除去後の撮像信号の読み出しと、水平リセットトランジスタ 256 による水平転送線 258 のリセットとを交互に行うことにより、列方向の撮像信号のクロストークを抑制することが可能となる。また、サンプルホールド部 255 のサンプルホールドスイッチ 262 を、ノイズ除去後の撮像信号の転送時にオン状態とし、リセット時のノイズ信号の転送時にオフ状態とすることにより、ノイズ除去後の撮像信号のみをオペアンプ 264 に出力することが可能となる。第 1 チップ 21 がサンプルホールド部 255 を備えることにより、後段の増幅回路の帯域を半分にするるとともに、レンジを抑制することができる。

20

【0063】

マルチプレクサ 26 は、サンプルホールド部 255 から出力されるノイズ除去された撮像信号と、基準電圧生成部 246 で生成される基準電圧 V_{ref} とを交互に、出力部 31 に出力する。出力部 31 は、ノイズ除去された撮像信号と基準電圧 V_{ref} とを必要に応じて信号増幅して、交互に第 2 チップ 22 に出力する。

【0064】

第 2 チップ 22 では、ノイズ除去された撮像信号と基準電圧 V_{ref} との交流成分のみを、伝送ケーブル 3 を介して、コネクタ部 5 に伝送する。

【0065】

図 5 は、実施の形態 1 による内視鏡システムの受光部の基準電圧生成部の構成を示す回路図である。基準電圧生成部（定電圧信号生成部）246 は、2 つの抵抗 291 及び 292 からなる抵抗分圧回路と、駆動信号 V_{SH} で駆動されるスイッチ（トランジスタ）293 と、電源から独立させて、揺らぎから開放させるためのサンプリング容量（コンデンサ）294 と、を含む。基準電圧生成部 246 は、スイッチ 293 の駆動により駆動信号 V_{SH} が駆動するタイミングで、電源電圧 V_{DD} から基準電圧 V_{ref} （定電圧信号）と、ノイズ除去部 243 のクランプ電圧 V_{clp} とを生成する。

30

【0066】

基準電圧 V_{ref} とクランプ電圧 V_{clp} とが同じ電源から同じタイミングで生成されるため、基準電圧 V_{ref} は、ノイズ除去部 243 から出力される撮像信号に対する電源揺らぎの影響を反映する。また、基準電圧 V_{ref} は、伝送ケーブル 3 での伝送ノイズ情報を伝送中に反映する。したがって、ノイズ除去された撮像信号と基準電圧 V_{ref} とを交互にコネクタ部 5 に伝送することにより、コネクタ部 5 において、相関二重サンプリング等のノイズ除去処理を行い、伝送中のノイズを除去した撮像信号を得ることができる。

40

【0067】

図 6 A は、実施の形態 1 による電圧設定部 247 の第 1 の他の例を示す回路図である。図 6 A に示す例では、電圧設定部 247 を、出力側トランジスタ 471 と、入力側トランジスタ 472 とで構成されるカレントミラーと、電流源 473 と、スイッチ 474 と、により構成している。出力側トランジスタ 471 の一端（ドレイン）は、列ソースフォロアトランジスタ 244 の他端（ソース）側に接続され、他端（ソース）はグラウンド VSS に接続される。出力側トランジスタ 471 のゲートは、入力側トランジスタ 472 のゲートと接続される。入力側トランジスタ 472 の一端（ドレイン）は、電流源 473 に接続

50

され、他端（ソース）はグラウンドVSSに接続される。スイッチ474は、入力側トランジスタ472の一端（ドレイン）とグラウンドVSS間に接続される。スイッチ474は、駆動信号LSWによりオン・オフが制御される。

【0068】

スイッチ474がオフ状態（駆動信号LSWがHigh）になると、電流源473から供給される電流がカレントミラーを介して、列ソースフォロアトランジスタ244の他端（ソース）側に流れる。これにより、列ソースフォロアトランジスタ244の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する。

【0069】

図6Bは、実施の形態1による電圧設定部247の第2の他の例を示す回路図である。この図6Bに示す例では、スイッチ474を列ソースフォロアトランジスタ244の他端（ソース）側と出力側トランジスタ471との間に設けている。その他の構成及び動作は図6Aに示す例と同様であり、スイッチ474がオン状態（駆動信号LSWがHigh）になると、電流源473から供給される電流がカレントミラーを介して、列ソースフォロアトランジスタ244の他端（ソース）側に流れる。これにより、列ソースフォロアトランジスタ244の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する。

10

【0070】

図6Cは、実施の形態1による電圧設定部247の第3の他の例を示す回路図である。図6Cに示す例では、電圧設定部247を、抵抗475と、所定電圧VAを供給する直流電圧源476と、スイッチ474と、により構成している。抵抗475の一端は、列ソースフォロアトランジスタ244の他端（ソース）側に接続され、他端はスイッチ474の一端に接続される。スイッチ474の他端は、直流電圧源476の一端に接続され、直流電圧源476の他端はグラウンドVSSに接続される。

20

【0071】

スイッチ474がオン状態（駆動信号LSWがHigh）になると、直流電圧源476から供給される電圧VAが抵抗475を介して、列ソースフォロアトランジスタ244の他端（ソース）側に印加される。これにより、列ソースフォロアトランジスタ244の他端（ソース）側の電圧（ソース電圧）を所定電位（電圧VA）に設定する。

【0072】

所定電圧（VA）は、例えば、グラウンド（VSS）以上であり、且つソースフォロアトランジスタ244が線形領域で動作する電圧（ゲート電圧（VG）-ソースフォロアトランジスタ244の閾値電圧（VTH））であり、以下の式（1）で表される。

30

$$VSS < VA < VG - VTH \quad \dots (1)$$

【0073】

図7は、実施の形態1による撮像部の駆動信号を示すタイミングチャートの一例である。この例では、受光部23の行<0>及び行<1>の単位画素230から信号を読み出し、出力部31から出力されるまでを説明する。また、電圧設定部247が列ソースフォロアトランジスタ244の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する期間を、常時ではなく、光電変換素子231で光電変換された電荷を読み出す期間のみとしている。なお、電圧設定部247を電流源で構成し常時電流を流すようにする場合にも、駆動信号LSW以外の駆動信号のタイミングは同様であり、撮像部20を同様に駆動することができる。

40

【0074】

なお、図7に示すタイミングチャートでは説明の便宜上、単位画素230に光電変換素子231のみが含まれるものとしている。単位画素230に複数の光電変換素子が含まれる場合には、このタイミングチャートに示す1映像信号ライン分の動作を単位画素230に含まれる光電変換素子の数分だけ繰り返して行なう。すなわち、本実施の形態1のように、単位画素230に光電変換素子231と232が含まれる場合には、このタイミングチャートに示す1映像信号ライン分の動作を転送トランジスタ234、235に対してそれぞれ繰り返すことにより、映像信号ライン<n>の信号が読み出される。

50

【 0 0 7 5 】

まず、クランプスイッチ 2 5 3 をオン（駆動信号 V C L が H i g h ）し、画素出力スイッチ 2 3 8 をオン（駆動信号 X < 0 > が H i g h ）、画素リセット部 2 3 6 をパルス状にオン（パルス状の駆動信号 R < 0 > が H i g h ）、転送トランジスタ 2 3 4 をオフ（パルス状の駆動信号 T < 0 > が L o w ）することにより、読み出し対象の単位画素 2 3 0 特有のばらつきと、画素リセット時のノイズなどを含むノイズ信号を、単位画素 2 3 0 から垂直転送線 2 3 9 に出力する。このとき、クランプスイッチ 2 5 3 をオン（駆動信号 V C L が H i g h ）状態にしたままにすることにより、列ソースフォロアトランジスタ 2 4 4 のゲートをクランプ電圧 V c l p の電圧とする。クランプ電圧 V c l p は、駆動信号 V S H の立下りのタイミングで決定し、このタイミングで基準電圧 V r e f も決定される。

10

【 0 0 7 6 】

次に、電圧設定部 2 4 7 をアクティブにする（図 6 A に示す例の場合は、駆動信号 L S W を L o w レベルにしてスイッチ 4 7 4 をオフ状態にし、図 6 B 及び図 6 C に示す例の場合は、駆動信号 L S W を H i g h レベルにしてスイッチ 4 7 4 をオン状態にする）とともに、クランプスイッチ 2 5 3 をオフ（駆動信号 V C L が L o w ）にした状態で、転送トランジスタ 2 3 4 をパルス状にオン（パルス状の駆動信号 T < 0 > が H i g h ）することにより、光電変換素子 2 3 1 で光電変換された電荷を電荷変換部 2 3 3 が変換した信号を垂直転送線 2 3 9 に読み出す。この状態で、画素出力スイッチ 2 3 8 はオン（駆動信号 X < 0 > が H i g h ）されたままであるので、電荷変換部 2 3 3 によって電圧変換された撮像信号（光ノイズ和信号）は垂直転送線 2 3 9 に転送される。この動作により、転送容量 2 5 2 を介して、ノイズ信号が差し引かれた撮像信号（光信号）が、列ソースフォロアトランジスタ 2 4 4 のゲートに出力される。ここで列ソースフォロアトランジスタ 2 4 4 のゲートに出力される信号は、クランプ電圧 V c l p を基準としてサンプリングされた信号である。

20

【 0 0 7 7 】

撮像信号をクランプ電圧 V c l p を基準としてサンプリングした後、水平リセットトランジスタ 2 5 6 をオフ（駆動信号 H C L R が L o w ）にし、水平転送線 2 5 8 のリセットを解除するとともに、電圧設定部 2 4 7 を非アクティブにする（図 6 A に示す例の場合は、駆動信号 L S W を H i g h レベルにしてスイッチ 4 7 4 をオン状態にし、図 6 B 及び図 6 C に示す例の場合は、駆動信号 L S W を L o w レベルにしてスイッチ 4 7 4 をオフ状態にする）。これにより、電圧設定部 2 4 7 が列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する。

30

【 0 0 7 8 】

その後、列 < 0 > の列選択スイッチ 2 5 4 をオン（パルス状の駆動信号 H C L K < 0 > が H i g h ）することにより、撮像信号を水平転送線 2 5 8 に転送する。この時、サンプルホールドスイッチ 2 6 2 をパルス状にオン（パルス状の駆動信号 H S H が H i g h ）することにより、撮像信号がサンプル容量 2 6 3 にサンプリングされる。その後、マルチプレクサ 2 6 に L o w レベルのパルス状の駆動信号 M U X S E L （図 4 ）を印加して、サンプル容量 2 6 3 にサンプリングされた撮像信号を出力部 3 1 に出力する。この時、マルチプレクサ 2 6 のパルス状の駆動信号と同期して、水平リセットトランジスタ 2 5 6 をオン（パルス状の駆動信号 H C L R が H i g h ）にし、水平転送線 2 5 8 を再度リセットする。

40

【 0 0 7 9 】

さらにその後、マルチプレクサ 2 6 に H i g h レベルのパルス状の駆動信号 M U X S E L （図 4 ）を印加し、基準電圧生成部 2 4 6 で生成した基準電圧 V r e f （定電圧信号）を出力部 3 1 に出力するとともに、水平リセットトランジスタ 2 5 6 をオフ（駆動信号 H C L R が L o w ）にし、リセットされていた水平転送線 2 5 8 のリセットを解除し、次の列の列選択スイッチ 2 5 4 をオン（駆動信号 H C L K < 1 > が H i g h ）することにより、撮像信号を水平転送線 2 5 8 に転送する。この時、サンプルホールドスイッチ 2

50

62をパルス状にオン(パルス状の駆動信号 HSH(図4)がHigh)することにより、撮像信号がサンプル容量263にサンプリングされる。そして、水平リセットトランジスタ256をオン(駆動信号 HCLRがHigh)にし、水平転送線258を再度リセットするとともに、水平リセットトランジスタ256のパルスと同期して、マルチプレクサ26にLowレベルのパルス状の駆動信号 MUXSEL(図4)を印加して、サンプリングされた撮像信号を出力部31に出力する。

【0080】

行<0>の撮像信号が全て水平転送線258に転送されたら、駆動信号 VSH及び駆動信号 VCLをHighレベルにし、その後画素出力スイッチ238をオフ(駆動信号 X<0>がLow)にすることにより、行<0>の撮像信号の転送を終了し、次の行<1>の撮像信号の転送を開始する。

10

【0081】

このような動作を、受光部23の列数分(又は読み出しが必要な列数分)繰り返すことにより、撮像信号と基準電圧Vrefとが交互に出力部31から出力される。1ライン分の読み出し動作を単位画素行数分(又は読み出しが必要な行数分)繰り返すことにより、1フレーム分の撮像信号が出力される。

【0082】

以上、本発明の実施の形態1によれば、ノイズ除去部243に、サンプリング用のコンデンサ(サンプリング容量)を必要としないため、転送容量(AC結合コンデンサ)252の容量を低く抑えることができる。また、サンプリング容量が無い分、ノイズ除去部243の占有面積を小さくすることができる。

20

【0083】

また、本発明の実施の形態1によれば、少なくとも、各光電変換素子231、232からの電荷読み出し中に、電圧設定部247が列ソースフォロアトランジスタ244の他端(ソース)側の電圧(ソース電圧)を所定電位に設定するので、列ソースフォロアトランジスタ244の他端(ソース)側の電圧が、リーク電流による変動の影響を受けなくなる。よって、シェーディング等の発生を防止することができる。

【0084】

さらに、本発明の実施の形態1によれば、1画素ごとに撮像信号と基準電圧Vrefとを交互に出力することができる。これにより、例えば、コネクタ部5に設けられる相関二重サンプリング回路で、信号の伝送中に重畳する同相ノイズを効果的に除去することができる。

30

【0085】

なお、上述の実施の形態1では、列方向に隣り合う2つの光電変換素子231及び232を一組として単位セルを構成したが、行方向に隣り合う2つの光電変換素子を一組として単位セルを構成してもよいし、行方向及び列方向に隣り合う4つの光電変換素子を一組として単位セルを構成してもよい。また、画素共有を行わずに、1つの光電変換素子で単位セルを構成するようにしてもよい。

【0086】

なお、サンプルホールド部255は、省略可能である。サンプルホールド部255を省略した場合でも、後段のマルチプレクサ26により、撮像信号のみが選択され、出力部31には、撮像信号と基準電圧Vrefとが交互に出力される。

40

【0087】

(実施の形態2)

図8は、実施の形態2による内視鏡システムの第1チップの構成を示す回路図である。この実施の形態2による内視鏡システム1の説明においては、実施の形態1による内視鏡システム1と同一の構成要素については同一の符号を付して、その詳細な説明は省略する。

【0088】

この実施の形態2では、電圧設定部247を、列ソースフォロアトランジスタ244の

50

電源電圧を切り替える電圧切替部 480 としている。それ以外の回路構成は、実施の形態 1 と同様である。

【0089】

電圧切替部 480 は、例えば、マルチプレクサ又はスイッチで構成され、タイミング生成部 25 から供給される駆動信号 LSW に従い、電源電圧 VDD 及びグラウンド VSS のいずれか一方を、列ソースフォロアトランジスタ 244 の電源電圧として選択的に供給する。電圧切替部 480 は、駆動信号 LSW が Low レベルのときは電源電圧 VDD を供給し、High レベルのときはグラウンド VSS を供給する。

【0090】

列ソースフォロアトランジスタ 244 の電源電圧としてグラウンド VSS が供給されると、列ソースフォロアトランジスタ 244 がオン状態となり、グラウンド VSS から電源電圧 VDD に復帰する際に列ソースフォロアトランジスタ 244 の他端（ソース）側の電圧（ソース電圧）が所定電圧に設定される。なお、列ソースフォロアトランジスタ 244 の駆動電圧として供給されるグラウンド VSS は、列ソースフォロアトランジスタ 244 をオン状態とするのに十分低い電圧であればよい。例えば、上述した式（1）で表される所定電圧 VA でもよい。

10

【0091】

この実施の形態 2 では、列ソースフォロアトランジスタ 244 をオン状態とすることにより、列ソースフォロアトランジスタ 244 の他端（ソース）側に電流を流し、実施の形態 1 と同様に、他端（ソース）側の電圧（ソース電圧）を所定電圧に設定する。よって、実施の形態 2 でも実施の形態 1 と同様に、列ソースフォロアトランジスタ 244 の他端（ソース）側の電圧が、リーク電流による変動の影響を受けなくなる。よって、シェーディング等の発生を防止することができる。実施の形態 2 でも、上述の実施の形態 1 と同様の効果を得ることができる。

20

【0092】

また、この実施の形態 2 では、電圧切替部 480 は、各光電変換素子 231、232 からの電荷読み出し中は、電源電圧 VDD を列ソースフォロアトランジスタ 244 の電源電圧として供給し、電荷読み出し期間以外にグラウンド VSS を供給する。詳細なタイミングについては、図 10 及び図 11 を参照して後述する。

【0093】

図 9 は、実施の形態 2 による電圧設定部の他の例を示す回路図である。図 9 に示す例では、PMOS トランジスタ 481 と、NMOS トランジスタ 482 と、直流電圧源 483 と、で構成される電圧切り替え回路を電圧設定部 247 としている。直流電圧源 483 は、上述した式（1）で表される所定電圧 VA を供給する電圧源であり、駆動信号 LSW が High レベルの時に、列ソースフォロアトランジスタ 244 の一端（ドレイン）側に所定電圧 VA を供給する。駆動信号 LSW が Low レベルの時には、電源電圧 VDD が列ソースフォロアトランジスタ 244 の一端（ドレイン）側に供給される。

30

【0094】

図 10 は、実施の形態 2 による撮像装置の駆動信号を示すタイミングチャートの一例である。この例では、電圧設定部 247 が列ソースフォロアトランジスタ 244 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する期間を、光電変換素子 231 で光電変換された電荷を読み出す期間の前後としている。その他の駆動信号のタイミングは図 7 に示す例と同一である。

40

【0095】

図 10 に示すタイミングチャートでは、画素リセット部 236 をパルス状にオン（パルス状の駆動信号 R<0> が High）にした後に、パルス状の駆動信号 LSW により電圧切替部 480 が列ソースフォロアトランジスタ 244 の一端（ドレイン）側にグラウンド VSS（または所定電圧 VA）を供給する。これにより、列ソースフォロアトランジスタ 244 の他端（ソース）側の電圧（ソース電圧）を所定電位に揃え、転送トランジスタ 234 をパルス状にオン（パルス状の駆動信号 T<0> が High）することにより

50

、光電変換素子 2 3 1 で光電変換された電荷を電荷変換部 2 3 3 が変換した信号を垂直転送線 2 3 9 に読み出す。その後、再度パルス状の駆動信号 L S W により電圧切替部 4 8 0 が列ソースフォロアトランジスタ 2 4 4 の一端（ドレイン）側にグラウンド V S S（または所定電圧 V A）を供給して、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に揃え、各列の列選択スイッチ 2 5 4 を順次オンすることにより、撮像信号を水平転送線 2 5 8 に読み出す。

【 0 0 9 6 】

図 1 1 は、実施の形態 2 による撮像装置の駆動信号を示すタイミングチャートの他の例である。この例では、電圧設定部 2 4 7 が列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定する期間を、光電変換素子 2 3 1 で光電変換された電荷を読み出す期間の後としている。その他の駆動信号のタイミングは図 1 0 に示す例と同一である。

10

【 0 0 9 7 】

図 1 1 に示すタイミングチャートでは、画素リセット部 2 3 6 をパルス状にオン（パルス状の駆動信号 R < 0 > が H i g h）にした後に、転送トランジスタ 2 3 4 をパルス状にオン（パルス状の駆動信号 T < 0 > が H i g h）することにより、光電変換素子 2 3 1 で光電変換された電荷を電荷変換部 2 3 3 が変換した信号を垂直転送線 2 3 9 に読み出す。その後、再度パルス状の駆動信号 L S W により電圧切替部 4 8 0 が列ソースフォロアトランジスタ 2 4 4 にグラウンド V S S（または所定電圧 V A）を供給して、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に揃え、各列の列選択スイッチ 2 5 4 を順次オンすることにより、撮像信号を水平転送線 2 5 8 に読み出す。

20

【 0 0 9 8 】

なお、図 7、図 1 0 及び図 1 1 に示すタイミングチャートでは、各映像信号ラインの先頭列 < 0 > の撮像信号を水平転送線 2 5 8 に転送する前に 1 度だけ、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定したが、各列の撮像信号を水平転送線 2 5 8 に転送する前に、列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定するようにしてもよい。また、一列おき、二列おき等、任意の周期で列ソースフォロアトランジスタ 2 4 4 の他端（ソース）側の電圧（ソース電圧）を所定電位に設定するようにしてもよい。

30

【 符号の説明 】

【 0 0 9 9 】

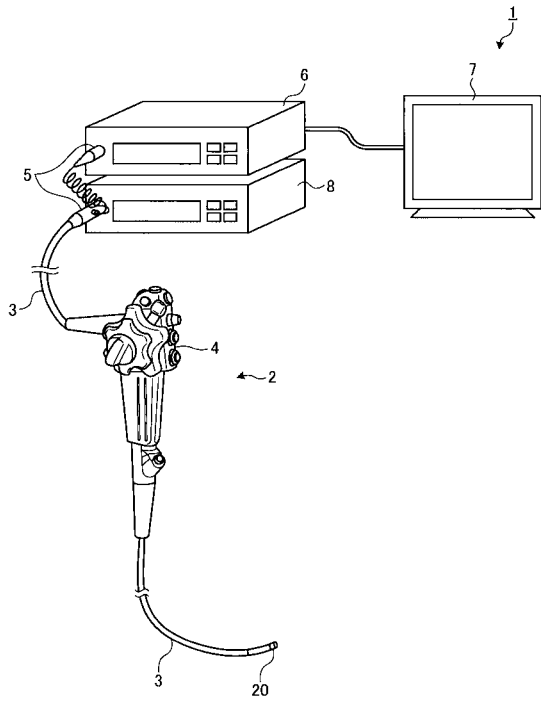
- 1 内視鏡システム
- 2 内視鏡
- 3 伝送ケーブル
- 4 操作部
- 5 コネクタ部
- 6 プロセッサ
- 7 表示装置
- 8 光源装置
- 2 0 撮像部
- 2 1 第 1 チップ
- 2 2 第 2 チップ
- 2 3 受光部
- 2 4 読み出し部
- 2 5 タイミング生成部
- 2 6 マルチプレクサ
- 2 7 バッファ
- 2 8 ヒステリシス回路
- 3 1 出力部

40

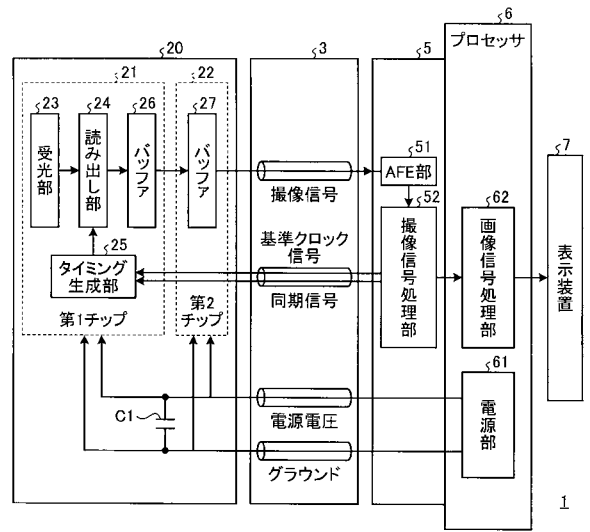
50

5 1	A F E 部	
5 2	撮像信号処理部	
6 1	電源部	
6 2	画像信号処理部	
2 3 0	単位画素	
2 3 1 , 2 3 2	光電変換素子	
2 3 3	電荷変換部	
2 3 4 , 2 3 5	転送トランジスタ	
2 3 6	画素リセット部	
2 3 7	画素ソースフォロアトランジスタ	10
2 3 8	画素出力スイッチ	
2 3 9	垂直転送線	
2 4 1	垂直走査部	
2 4 2 , 2 5 7	定電流源	
2 4 3	ノイズ除去部	
2 4 4	列ソースフォロアトランジスタ	
2 4 5	水平走査部	
2 4 6	基準電圧生成部	
2 4 7	電圧設定(電位設定)部	
2 5 2	転送容量	20
2 5 3	クランプスイッチ	
2 5 4	列選択スイッチ	
2 5 5	サンプルホールド部	
2 5 6	水平リセットトランジスタ	
2 5 8	水平転送線	
2 6 1	バッファ	
2 6 2	サンプルホールドスイッチ	
2 6 3	サンプル容量	
2 6 4	オペアンプ	
2 9 1 , 2 9 2	抵抗	30
4 7 0	電流発生部	
4 7 1	出力側トランジスタ	
4 7 2	入力側トランジスタ	
4 7 3	電流源	
4 7 4	スイッチ	
4 7 5	抵抗	
4 7 6 , 4 8 3	直流電圧源	
4 8 0	電圧切替部	
4 8 1 , 4 8 2	M O S トランジスタ	

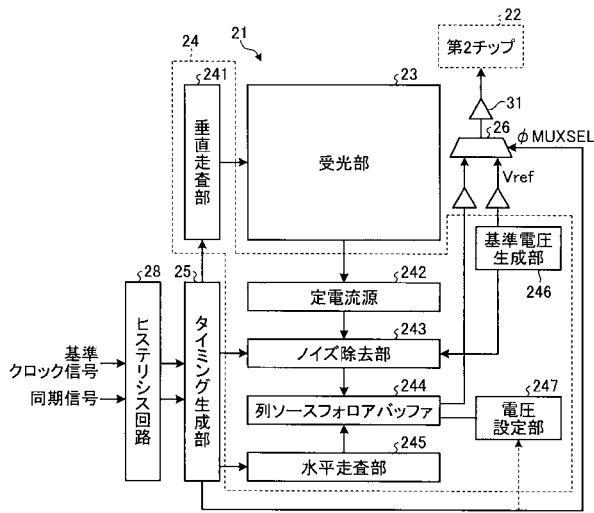
【図1】



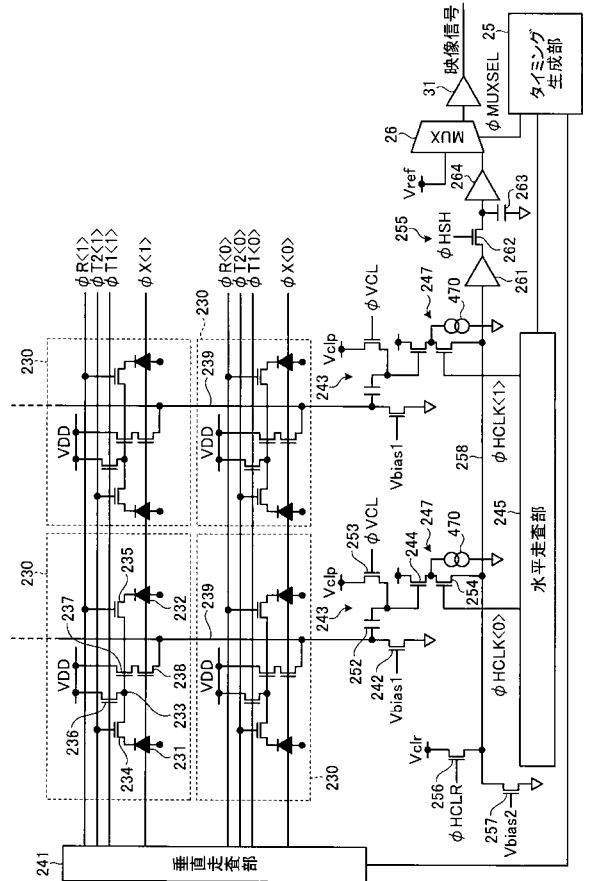
【図2】



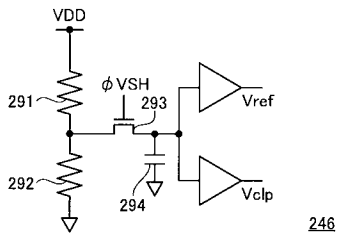
【図3】



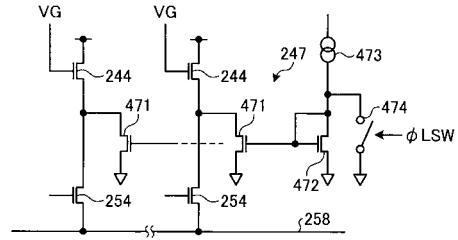
【図4】



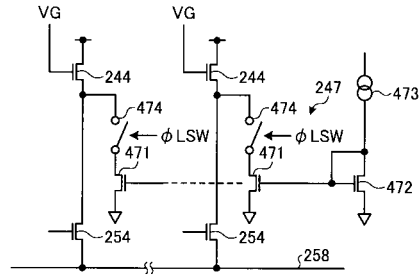
【 図 5 】



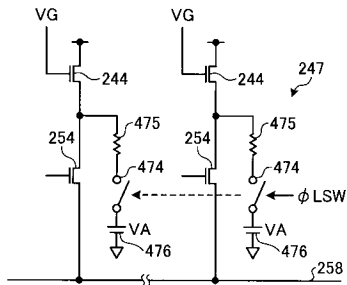
【 図 6 A 】



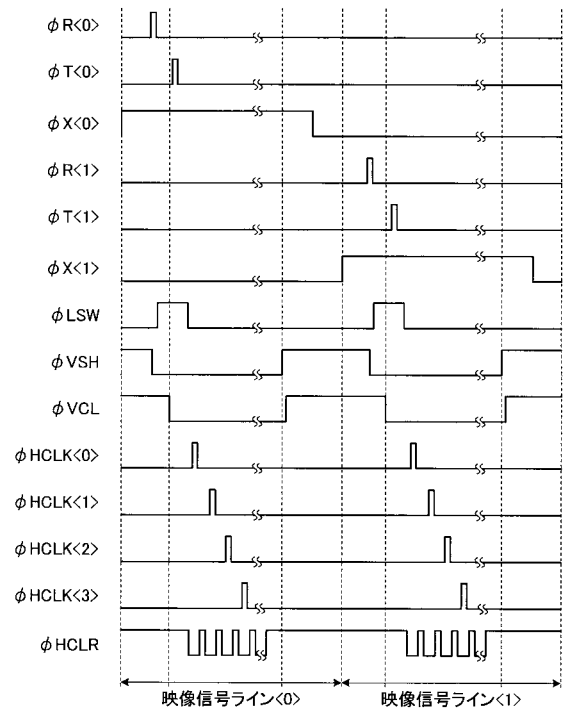
【 図 6 B 】



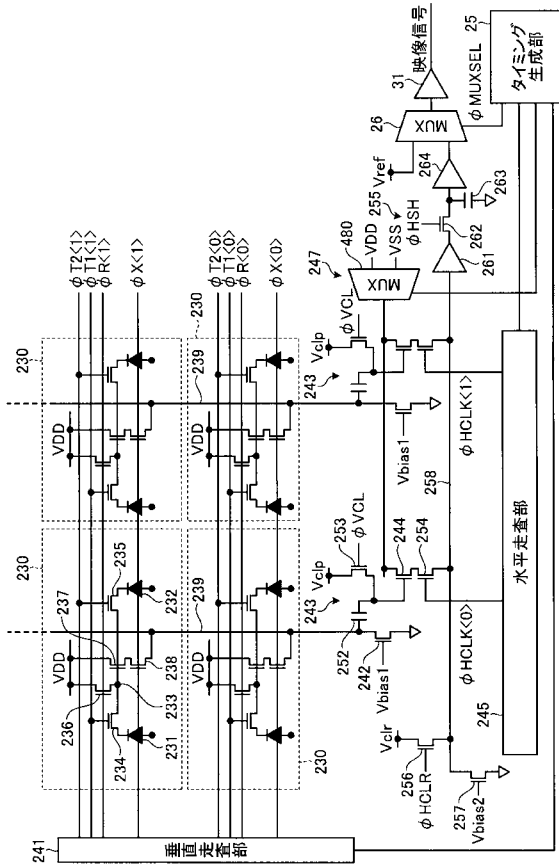
【 図 6 C 】



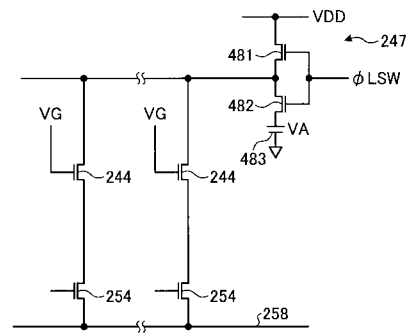
【 図 7 】



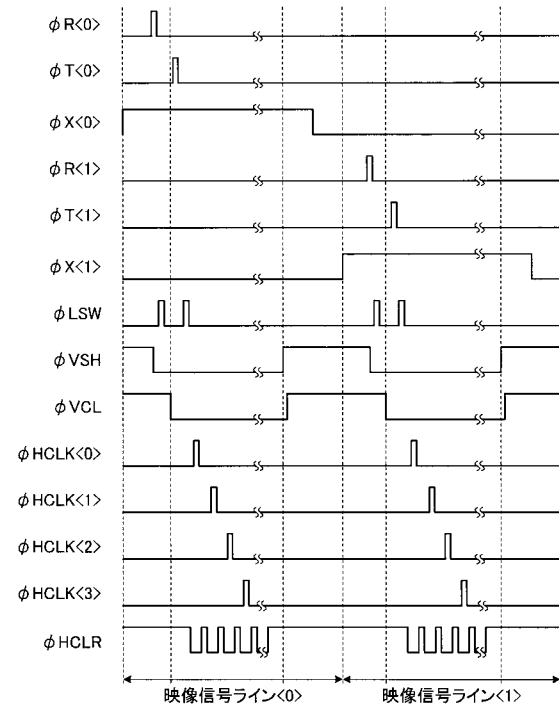
【図 8】



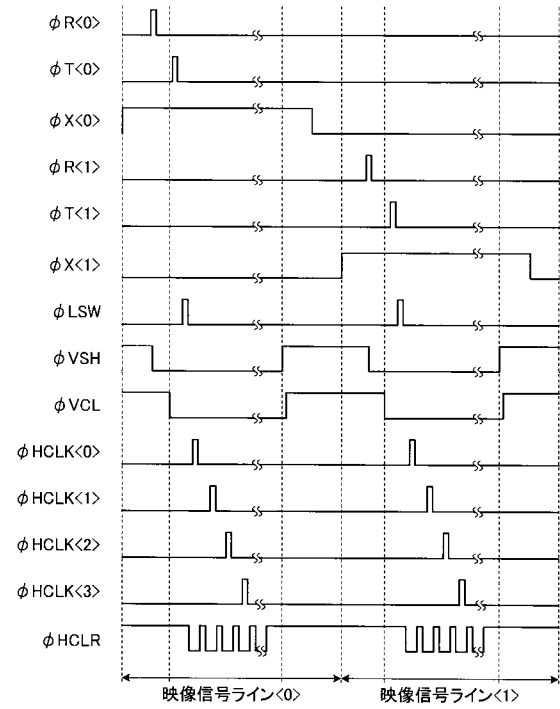
【図 9】



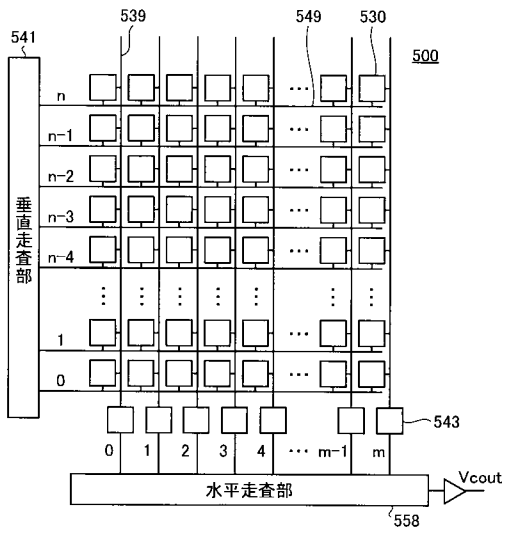
【図 10】



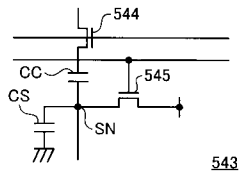
【図 11】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
G 0 2 B 23/24 (2006.01) G 0 2 B 23/24 B

(72)発明者 萩原 義雄
東京都渋谷区幡ヶ谷 2 丁目 4 3 番 2 号 オリパス株式会社内

(72)発明者 山崎 晋
東京都渋谷区幡ヶ谷 2 丁目 4 3 番 2 号 オリパス株式会社内

Fターム(参考) 2H040 GA02 GA06
4C161 AA00 BB00 CC06 DD03 FF40 JJ06 LL02 NN01 SS04 SS05
4M118 AB01 BA14 CA01 DD04 FA06 HA22 HA30 HA33
5C024 BX02 CX03 CY16 GX03 GX16 GX18 GY31 HX13 HX47 HX50

专利名称(译)	图像拾取元件，图像拾取装置和内窥镜系统		
公开(公告)号	JP2015188262A	公开(公告)日	2015-10-29
申请号	JP2015128132	申请日	2015-06-25
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	小野 誠 赤羽 奈々 齋藤 匡史 萩原 義雄 山崎 晋		
发明人	小野 誠 赤羽 奈々 齋藤 匡史 萩原 義雄 山崎 晋		
IPC分类号	H04N5/374 H04N5/378 H04N5/357 H01L27/146 A61B1/04 G02B23/24		
CPC分类号	H04N5/2256 A61B1/00018 A61B1/045 H04N5/23241 H04N2005/2255		
FI分类号	H04N5/335.740 H04N5/335.780 H04N5/335.570 H01L27/14.A A61B1/04.370 G02B23/24.B A61B1/04 A61B1/045.611 H01L27/146.A H04N5/357 H04N5/374 H04N5/378		
F-TERM分类号	2H040/GA02 2H040/GA06 4C161/AA00 4C161/BB00 4C161/CC06 4C161/DD03 4C161/FF40 4C161/JJ06 4C161/LL02 4C161/NN01 4C161/SS04 4C161/SS05 4M118/AB01 4M118/BA14 4M118/CA01 4M118/DD04 4M118/FA06 4M118/HA22 4M118/HA30 4M118/HA33 5C024/BX02 5C024/CX03 5C024/CY16 5C024/GX03 5C024/GX16 5C024/GX18 5C024/GY31 5C024/HX13 5C024/HX47 5C024/HX50		
代理人(译)	酒井宏明		
优先权	2013087615 2013-04-18 JP		
其他公开文献	JP5974141B2		
外部链接	Espacenet		

<p>摘要(译)</p> <p>尺寸减小并且图像质量没有劣化的图像拾取装置，图像拾取装置和内窥镜系统。[解决方案] 图像拾取装置以二维矩阵布置并且接收来自外部的光并且根据接收的光量生成多个图像拾取信号，并输出多个像素以及与该像素连接的多个像素以传送图像拾取信号。一个传输线，从其输出由第一传输线传输的图像拾取信号的第二传输线，并且从二维矩阵中选择一个像素列，并且选择第一传输线。列选择开关，用于将传送到第二传输线的图像拾取信号输出到第二传输线，并且输入栅极，输入到第一传输线的图像拾取信号输入到该栅极，并且漏极端连接到电源电压。具有连接到列选择开关的源极端的列源跟随器，以及用于将列源跟随器的源端侧电势设置为预定电势的电势设置装置。[选择图]图4</p>	<p>(21) 出願番号 特願2015-128132 (P2015-128132)</p> <p>(22) 出願日 平成27年6月25日 (2015. 6. 25)</p> <p>(62) 分割の表示 特願2014-555890 (P2014-555890) の分割</p> <p>原出願日 平成26年3月31日 (2014. 3. 31)</p> <p>(31) 優先権主張番号 特願2013-87615 (P2013-87615)</p> <p>(32) 優先日 平成25年4月18日 (2013. 4. 18)</p> <p>(33) 優先権主張国 日本国 (JP)</p>	<p>(71) 出願人 000000376 オリンパス株式会社 東京都渋谷区幡ヶ谷2丁目4番2号</p> <p>(74) 代理人 100039118 弁理士 酒井 宏明</p> <p>(72) 発明者 小野 誠 東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内</p> <p>(72) 発明者 赤羽 奈々 東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内</p> <p>(72) 発明者 齋藤 匡史 東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内</p>
---	--	---